

PCI Bus DIOボードシリーズ

HPCI-DIO5144

ユーザーズマニュアル

NCボードシリーズ
絶縁型入出力ボード



株式会社ハイバーテック

<http://www.hivertec.co.jp/>

この説明書は

次のボードに適応しています。

H P C I - D I O 5 1 4 4

本書及びプログラムの全部又は一部の無断転載、コピーを禁止します。
本製品の内容に関しましては、改良等により将来予告なしに変更することがあります。
本製品の内容についてお気づきの点がございましたら、お手数ながら当社までご連絡下さい。

WindowsXP Home Edition, WindowsXP Professional, VisualC++, Visual Basic, Microsoft C/C++ MS-DOS
はMicrosoft Corporation の米国及びその他の国における登録商標です。
その他、記載されている会社名、製品名は、各社の商標又は登録商標です。

株式会社 ハイバーテック
東京都江東区新大橋1-8-11
三井生命新大橋ビル6F
TEL 03-3846-3801
FAX 03-3846-3773
sales@hivertec.co.jp

第1.00版 2010年5月13日発行

不許複製・転載

保証範囲

1. 本製品の保証期間は、お買い上げ頂いた日より3年間です。保証期間中に弊社の判断により欠陥が判明した場合には、本製品を弊社に引き取り、修理または交換を行います。
2. 保証期間内外に関わらず、弊社製品の使用、供給（納期）または故障に起因する、お客様及び第三者が被った、直接、間接、二次的な損害あるいは、遺失利益の損害に付いて、弊社は本製品の販売価格以上の責任を負わないものとしますので、予めご了承下さい。



免責事項

1. 本マニュアルに記載された内容に沿わない、製品の取付、接続、設定、運用により生じた損害に対しましては、一切の責任を負いかねますので、予めご了承下さい。
2. 本製品は、一般電子機器用（工作機械・計測機器・F A / O A 機器・通信機器等）に製造された半導体製品を使用していますので、その誤作動や故障が直接、生命を脅かしたり、身体・財産等に危害を及ぼしたりする恐れのある装置（医療機器・交通機器・燃焼機器・安全装置等）に適用できるような設計、意図、または、承認、保証もされていません。
ゆえに本製品の安全性、品質および性能に関しては、本マニュアル（またはカタログ）に記載してあること以外は明示的にも黙示的にも一切保証するものではありませんので、予めご了承下さい。
3. 保証期間内外に関わらず、お客様が行った弊社の承認しない製品の改造または、修理が原因で生じた損害に対しましては、一切の責任を負いかねますので、予めご了承下さい。
4. 本マニュアルに記載された内容について、弊社もしくは、第三者の特許権、著作権、商標権、その他の知的所有権の権利に対する保証または実施権の許諾を行うものではありません。
また本マニュアルに記載された情報を使用したことにより第三者の知的所有権等の権利に関わる問題が生じた場合、弊社は、その責任を負いかねますので、予めご了承下さい。



安全にお使い頂くために

この度は、弊社D I Oボードをご採用頂きまして、誠に有り難う御座います。本書は、本製品をご使用して頂く場合の取扱い、留意点に付いて記入してありますので、必ずご一読の上ご利用をお願い致します。



尚、本マニュアルは、本書が添付されたD I Oボード常設箇所付近の分かりやすい場所に常時保管し、必要に応じて適宜参照・確認頂きますよう、お願い致します。

安全上の注意	
<p>本製品のご使用前に、必ずこのユーザーズマニュアル及び付属書類を全て熟読し、内容を理解してから正しくご使用下さい。本製品の知識、安全の情報及び注意事項の全てに付いて習熟してからご使用下さい。</p> <p>本ユーザーズマニュアルでは、安全注意事項のランクを「警告」、「注意」として区分してあります。</p>	
 警告	この表示を無視して、誤った取扱いをすると、人が死亡または重傷を負う可能性が想定される内容を示しています。
 注意	この表示を無視して、誤った取扱いをすると、人が傷害を負う可能性または物的損害が想定される内容を示しています。



1. 対象ユーザー

 注意	
	<p>本製品およびマニュアルは、以下の様な、ユーザーを対象としています。</p> <ul style="list-style-type: none">・ 拡張用ボードの増設および配線に付いて基本的な知識を有している方。・ 制御用電子機器およびパソコン等に付いて基本的な知識を有している方。








2. 適合Bus

 警告	
	本製品はP C I Local Bus Specification Rev. 2.1 (Universal board仕様) に適合したボードです。P C I Local Bus Specification Rev. 2.1 (Universal board仕様) が動作する環境以外では使用しないで下さい。

3. 環境条件

 警告	
本製品は、下記の環境条件下で保管・ご使用下さい。	
	<ul style="list-style-type: none">・ 動作周囲温度 0℃ ~ +50℃・ 動作周囲湿度 20%RH ~ 85%RH (結露せぬこと)・ 保存周囲温度 -15℃ ~ +75℃・ 保存周囲湿度 10%RH ~ 90%RH (結露せぬこと)・ 雰囲気 腐食性ガス・引火性ガス・オイルミスト・塵埃のないこと・ 標高 海拔3000m以下 (300m毎に2℃の上限値を下げた範囲で使用して下さい)

4. 運搬・取り付け

 警告	
	本製品にふれる前に、金属に触り身体の静電気を取り除いて下さい。 静電気は、本ボードの故障の原因になります。
	本製品を静電気の帯びやすい梱包材（エアークラップなど）でくるまないで下さい。 静電気は、本ボードの故障の原因になります。
	本製品のエッジコネクタ部分に触らないで下さい。 エッジコネクタ部分が汚れますと、誤動作の原因になります。
	本製品の上に重いものを載せないで下さい。重いものを乗せると、部品が損傷し故障の原因になります。
	本製品のジャンパ(スイッチ)設定は、パソコン等に取り付ける前に行ってください。電源がONの状態を設定しますと、設定を正しく認識しないで誤動作の原因になります。
	本製品のジャンパ(スイッチ)設定は、正しく行って下さい。設定を間違えますと誤動作の原因になります。
	本製品をパソコン等に取り付ける時は、必ずパソコン等の電源をOFFにし、電源コードを抜いてから作業を行ってください。 電源コードを抜かないで作業を行った場合、故障の原因になります。また、装置が思わぬ動作をすることがあります。
	本製品をパソコン等に取り付ける時は、ボードがコネクタに平行になるように、金メッキ部分のエッジコネクタをPCIコネクタに深く挿入して下さい。ボードが斜めに取り付けられたり、挿入が浅かったりしますと、接触不良などにより誤動作、故障の原因になります。
	本製品をパソコン等に取り付ける時は、取り付け金具を、取り付けネジにより確実に固定して下さい。取り付けが不十分ですと誤動作の原因になります。



注意



本製品を落としたり乱暴に扱ったりしないで下さい。
衝撃や振動が故障の原因となります。



本製品の半田面を手で直接触らないで下さい。
部品の突起などにより怪我をする恐れがあります。

5. 配線



警告



外線用コネクタへの配線作業や外線用コネクタの着脱は、パソコン等の電源をOFFし電源コードを抜いてから行って下さい。
電源コードを抜かないで作業を行った場合、故障の原因になります。また、装置が思ぬ動作をすることがあります。



外線用コネクタへの配線は、コネクタ信号表などをよく確認し、正しく配線して下さい。間違った配線をしますと、故障・焼損の原因になります。



外部から供給する電源は、必ず定格以内でご使用下さい。定格以外で使用されますと、故障・焼損・誤動作の原因となります。



入出力回路に接続する回路は、必ず定格電流・電圧以内でご使用下さい。定格以外で使用されますと、故障・焼損・誤動作の原因となります。



外部配線用コネクタは、推奨のコネクタをご使用下さい。推奨以外のコネクタを使用されますと、接触不良などにより誤動作の原因となります。



外部配線用コネクタは、必ずロックしてご使用下さい。ロックしないで使用されますと、コネクタが外れる、または接触不良などにより誤動作の原因となります。



外部配線用ケーブルは、引っ張る、または重い荷重を掛けしないで下さい。コネクタが外れる、または接触不良などにより誤動作の原因となります。



外部配線用ケーブルは、モーターの配線やAC電源ケーブルなど、ノイズの多い配線とは出来るだけ離して下さい。配線が近いとノイズが誤動作の原因となります。

6. 試運転・調整



警告



本製品を使用し装置を動作させる時は、プログラムのデバッグを充分行ってから動作させて下さい。プログラムに間違いがあると、思わぬ動きをすることがあります。



本製品に添付してあるサンプルプログラムを使用し装置を動作させる時、機械系に合った設定を行って動作を確認して下さい。機械系に合わない設定で動作を行うと思わぬ動きをすることがあります。

7. 廃 棄



警 告



本製品を廃棄する時は、関連する法律・規則に従って処理して下さい。

マニュアル構成

D I Oシリーズのボードには次のマニュアルが添付されています。

1. H P C I - D I O 5 1 4 4 ユーザーズマニュアル・・・本マニュアル

D I Oボードについて、次の項目について説明しています。

- (1) ハードウェアに関する情報
- (2) その他ボード固有な機能

2. H P C I - D I O 5 1 4 4 添付ソフトウェアマニュアル (W i n d o w s 版)

D I Oボードに添付されるソフトウェアについて説明しています。

- (1) 添付ソフトウェアの構成
- (2) デバイスドライバ
- (3) ドライバI / フライブラリ
- (4) サンプルプログラムの操作

目 次

1. はじめに	1
1. 1 このマニュアルについて	1
1. 2 添付ソフトウェア	1
2. 概 要	1
2. 1 機能概要	2
2. 2 特殊機能	3
3. ハードウェア編	5
3. 1 ブロック図	5
3. 2 ポートアドレス	6
3. 2. 1 ポートアドレス	6
3. 2. 2 オプションポート	10
3. 2. 3 割込みポート	19
3. 2. 4 PCIコンフィギュレーションレジスタ	22
3. 3 入出力回路	23
3. 3. 1 汎用入力回路	23
3. 3. 2 汎用出力回路	23
3. 4. D I O 5 1 4 4ボード コネクタ信号	24
3. 5. ボード仕様	26
4. アクセサリーガイド(別売りオプション)	27
4. 1. 接続ケーブル	27

1. はじめに

このマニュアルは PCI Bus 適合の NC ボードシリーズ・絶縁型デジタル入出力・ボード である HPCI-DIO5144 ボードの取扱説明書です。

この説明書では HPCI-DIO5144 を DIO5144 と呼びます。

1. 1 このマニュアルについて

このマニュアルには次の内容が記載されています。

- ハードウェアに関する情報
 - (1) ポートアドレス
 - (2) ボード上の設定
 - (3) コネクタ割付
 - (4) 接続例

1. 2 添付ソフトウェア

このボードには次の各種ソフトウェアが添付されます。このユーザーズマニュアルのソフトウェア面理解のために合わせてご利用ください。

Windows 版デバイスドライバ・・・Windows XP, Vista (32 bit 版), 7 (32 bit 版) 用
Vista (64 bit 版), 7 (64 bit 版) 用の 2 種類

Windows 版ドライバ I/F 用 DLL・・・関数説明は「HPCI-DIO5144 添付ソフトウェアマニュアル
Windows 版」を参照してください

Windows 版サンプルプログラム・・・ドライバ I/F 用 DLL の使用法を解説するサンプルソフトです。
DOS 版デバイスドライバ・・・必要な場合にはご請求下さい。

※ 本書では Windows XP Home Edition 及び Windows XP Professional を総じて Windows XP と表記します。

2. 概 要

HPCI-DIO5144 ボードは、PCI Spec. Rev 2. 2 に 適合する入力 96 点、出力 48 点の
フォトカプラ絶縁型デジタル入出力ボードです。

このユーザーズ マニュアルは、本ボードの基本的な取扱い方法や操作手順、注意事項を説明します。

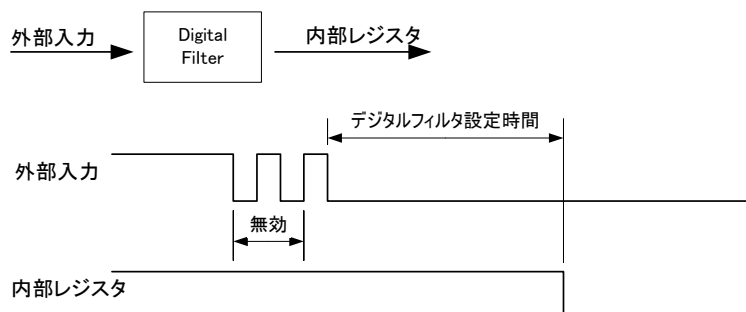
HPCI-DIO5144 ボードの特徴は、次の通りです。

- ・入出力は、フォトカプラにより絶縁されています。
- ・入出力は、16 点単位で FUSE を設けています。
- ・外部供給電源は、DC12～24V が使用できます。
- ・PCI BUS ショートサイズボードです。

2. 1 機能概要

(1) デジタルフィルタ

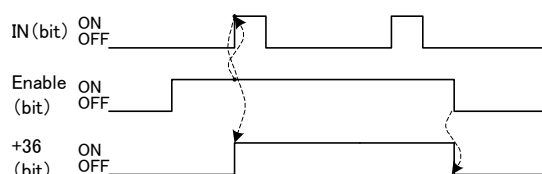
入力全てにデジタルフィルタを掛ける事が出来ます。(0.5 μ Sec~1.2mSec : 設定可能)
設定時間以上同じ入力レベル続いた場合にPCへの読みレベルが変化します。
(チャタリング又はノイズ状の変化続く場合 出力は変化しません)



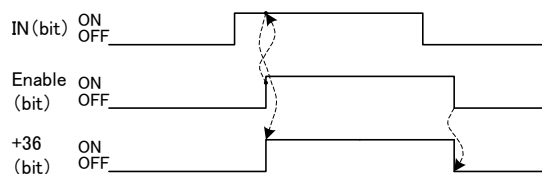
(2) ラッチ機能

入力状態を保持します。ソフトウェアでクリア。

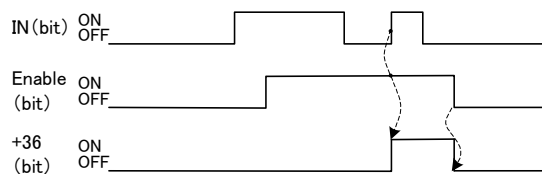
● 有効設定後 入力の変化をラッチ



● レベル設定時 に有効と同時に変化



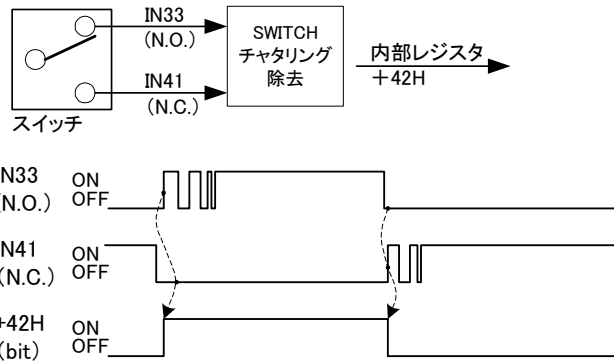
● エッジ設定時 のラッチ状態



2. 2 特殊機能

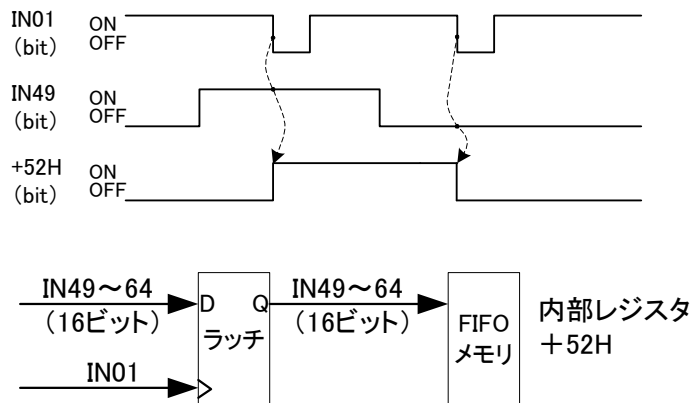
(1) トランスファー接点機能

SWITCHのチャタリングは接続時に起こります, また, スwitchのストロークに依存したチャタリング時間となります. SWの特性を生かし, N.O.(ノーマルオープン)端子とN.C.(ノーマルクローズ)端子を利用してチャタリングを除去します.



(2) 連続データ読み込み機能

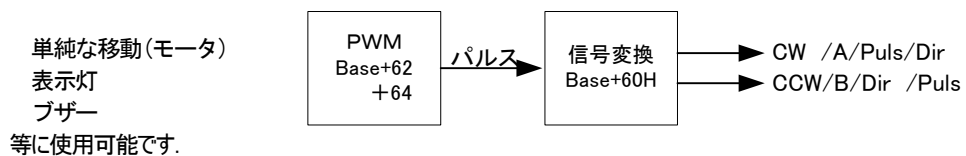
データラッチなどタイミングラッチ機能として使用出来ます.



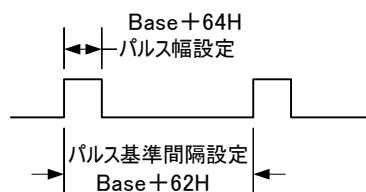
データの受け渡し(16Bit のデータ受信), 及び入力毎のセンサー状態監視などに使用可能.

(3) PWM出力機能

パルスを発振させる機能です. (約1.5Hz~50KHz)



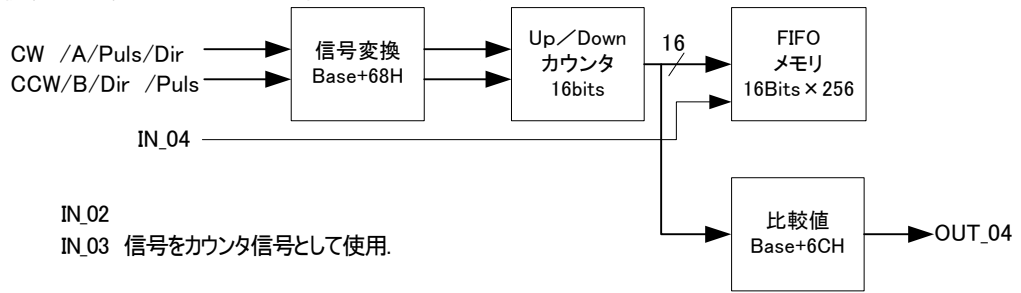
外部出力は
Base+72Hの設定で
OUT_02
OUT_03に出力



Base+66H でパルス出力数を指定できます. (任意のパルス数を設定)

(4) カウンタ入力機能

枚数カウント, エンコーダに依る位置カウントが可能です..



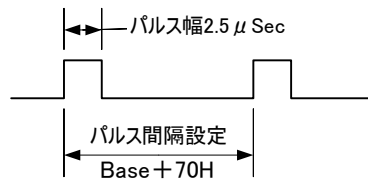
Base+6AH でカウンタ値を読みこみ

ラッチ後(FIFO)はBase+78Hで読み込み

比較器は +6CHで条件設定, 出力結果は+72HでOUT_04に出力可能(割り込みも可能)

(5) タイマー機能

イベントタイマーとして基準クロックを作れます. $5\mu\text{Sec} \sim 1.2\text{mSec}$



出力結果は+72HでOUT_01に出力可能(割り込みも可能)

3. ハードウェア編

3. 1 ブロック図

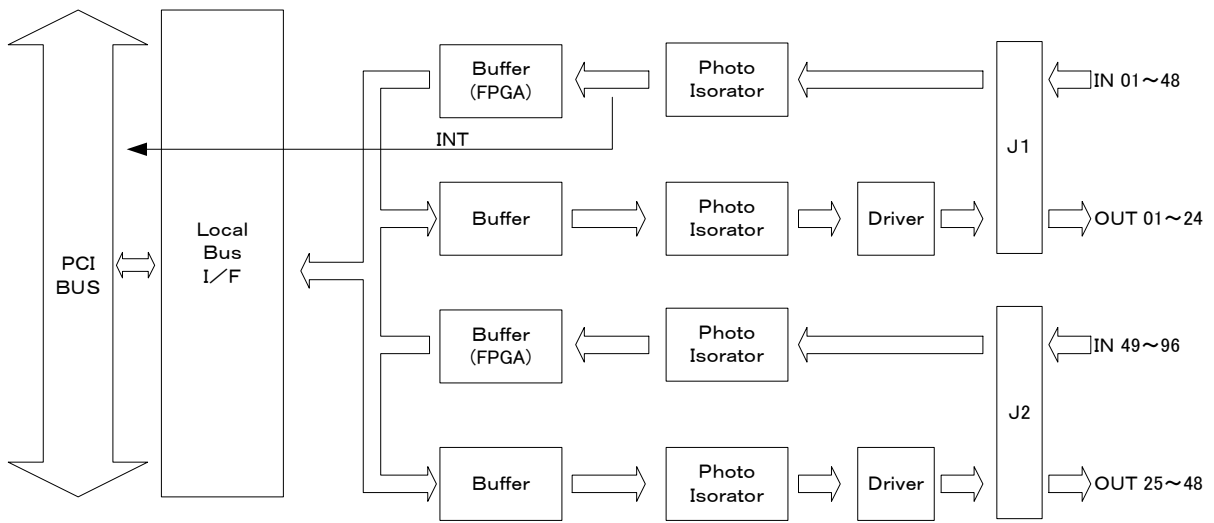


図3. 1-1 HPCI-DIO5144ブロック図

3. 2 ポートアドレス

3. 2. 1 ポートアドレス

ポートはすべてI/Oマップです。

区 分	アドレス	読出し(IN)		書込み(OUT)
		ビット	内容(注1)	内容(注1)
入力ポート1	BOARD_ADR + 0x00	0	IN 1	不使用(予約)
		1	IN 2	不使用(予約)
		2	IN 3	不使用(予約)
		3	IN 4	不使用(予約)
		4	IN 5	不使用(予約)
		5	IN 6	不使用(予約)
		6	IN 7	不使用(予約)
		7	IN 8	不使用(予約)
入力ポート2	BOARD_ADR + 0x01	0 (8)	IN 9	不使用(予約)
		1 (9)	IN 10	不使用(予約)
		2 (10)	IN 11	不使用(予約)
		3 (11)	IN 12	不使用(予約)
		4 (12)	IN 13	不使用(予約)
		5 (13)	IN 14	不使用(予約)
		6 (14)	IN 15	不使用(予約)
		7 (15)	IN 16	不使用(予約)
入力ポート3	BOARD_ADR + 0x02	0	IN 17	不使用(予約)
		1	IN 18	不使用(予約)
		2	IN 19	不使用(予約)
		3	IN 20	不使用(予約)
		4	IN 21	不使用(予約)
		5	IN 22	不使用(予約)
		6	IN 23	不使用(予約)
		7	IN 24	不使用(予約)
入力ポート4	BOARD_ADR + 0x03	0 (8)	IN 25	不使用(予約)
		1 (9)	IN 26	不使用(予約)
		2 (10)	IN 27	不使用(予約)
		3 (11)	IN 28	不使用(予約)
		4 (12)	IN 29	不使用(予約)
		5 (13)	IN 30	不使用(予約)
		6 (14)	IN 31	不使用(予約)
		7 (15)	IN 32	不使用(予約)
入力ポート5	BOARD_ADR + 0x04	0	IN 33	不使用(予約)
		1	IN 34	不使用(予約)
		2	IN 35	不使用(予約)
		3	IN 36	不使用(予約)
		4	IN 37	不使用(予約)
		5	IN 38	不使用(予約)
		6	IN 39	不使用(予約)
		7	IN 40	不使用(予約)
入力ポート6	BOARD_ADR + 0x05	0 (8)	IN 41	不使用(予約)
		1 (9)	IN 42	不使用(予約)
		2 (10)	IN 43	不使用(予約)
		3 (11)	IN 44	不使用(予約)
		4 (12)	IN 45	不使用(予約)
		5 (13)	IN 46	不使用(予約)
		6 (14)	IN 47	不使用(予約)
		7 (15)	IN 48	不使用(予約)

(注1)入力ポート論理

‘1’: 入力のアナログレベルがON ‘0’: 入力のアナログレベルがOFF

(7~15)は16ビットで読み込んだ場合です。

(次頁に続く)

ポートはすべて1/Oマップです。

区分	アドレス	読出し(IN)		書込み(OUT)
		ビット	内容(注1)	内容
入力ポート7	BOARD_ADR + 0x06	0	IN 49	不使用(予約)
		1	IN 50	不使用(予約)
		2	IN 51	不使用(予約)
		3	IN 52	不使用(予約)
		4	IN 53	不使用(予約)
		5	IN 54	不使用(予約)
		6	IN 55	不使用(予約)
		7	IN 56	不使用(予約)
入力ポート8	BOARD_ADR + 0x07	0 (8)	IN 57	不使用(予約)
		1 (9)	IN 58	不使用(予約)
		2 (10)	IN 59	不使用(予約)
		3 (11)	IN 60	不使用(予約)
		4 (12)	IN 61	不使用(予約)
		5 (13)	IN 62	不使用(予約)
		6 (14)	IN 63	不使用(予約)
		7 (15)	IN 64	不使用(予約)
入力ポート9	BOARD_ADR + 0x08	0	IN 65	不使用(予約)
		1	IN 66	不使用(予約)
		2	IN 67	不使用(予約)
		3	IN 68	不使用(予約)
		4	IN 69	不使用(予約)
		5	IN 70	不使用(予約)
		6	IN 71	不使用(予約)
		7	IN 72	不使用(予約)
入力ポート10	BOARD_ADR + 0x09	0 (8)	IN 73	不使用(予約)
		1 (9)	IN 74	不使用(予約)
		2 (10)	IN 75	不使用(予約)
		3 (11)	IN 76	不使用(予約)
		4 (12)	IN 77	不使用(予約)
		5 (13)	IN 78	不使用(予約)
		6 (14)	IN 79	不使用(予約)
		7 (15)	IN 80	不使用(予約)
入力ポート11	BOARD_ADR + 0x0A	0	IN 81	不使用(予約)
		1	IN 82	不使用(予約)
		2	IN 83	不使用(予約)
		3	IN 84	不使用(予約)
		4	IN 85	不使用(予約)
		5	IN 86	不使用(予約)
		6	IN 87	不使用(予約)
		7	IN 88	不使用(予約)
入力ポート12	BOARD_ADR + 0x0B	0 (8)	IN 89	不使用(予約)
		1 (9)	IN 90	不使用(予約)
		2 (10)	IN 91	不使用(予約)
		3 (11)	IN 92	不使用(予約)
		4 (12)	IN 93	不使用(予約)
		5 (13)	IN 94	不使用(予約)
		6 (14)	IN 95	不使用(予約)
		7 (15)	IN 96	不使用(予約)
	+0C		不使用(予約)	不使用(予約)
	§		§	§
	+0F		不使用(予約)	不使用(予約)

(注1)入力ポート論理

‘1’: 入力フォトカプラがON ‘0’: 入力フォトカプラがOFF

(次頁に続く)

ポートはすべて1/Oマップです。

区分	アドレス	読出し(IN)		書込み(OUT)	
		ビット	内容(注2)	内容(注1)	
出力ポート1	BOARD_ADR + 0x10	0	(OUT 1)	OUT 1	
		1	(OUT 2)	OUT 2	
		2	(OUT 3)	OUT 3	
		3	(OUT 4)	OUT 4	
		4	(OUT 5)	OUT 5	
		5	(OUT 6)	OUT 6	
		6	(OUT 7)	OUT 7	
		7	(OUT 8)	OUT 8	
出力ポート2	BOARD_ADR + 0x11	0 (8)	(OUT 9)	OUT 9	
		1 (9)	(OUT 10)	OUT 10	
		2 (10)	(OUT 11)	OUT 11	
		3 (11)	(OUT 12)	OUT 12	
		4 (12)	(OUT 13)	OUT 13	
		5 (13)	(OUT 14)	OUT 14	
		6 (14)	(OUT 15)	OUT 15	
		7 (15)	(OUT 16)	OUT 16	
出力ポート3	BOARD_ADR + 0x12	0	(OUT 17)	OUT 17	
		1	(OUT 18)	OUT 18	
		2	(OUT 19)	OUT 19	
		3	(OUT 20)	OUT 20	
		4	(OUT 21)	OUT 21	
		5	(OUT 22)	OUT 22	
		6	(OUT 23)	OUT 23	
		7	(OUT 24)	OUT 24	
出力ポート4	BOARD_ADR + 0x13	0 (8)	(OUT 25)	OUT 25	
		1 (9)	(OUT 26)	OUT 26	
		2 (10)	(OUT 27)	OUT 27	
		3 (11)	(OUT 28)	OUT 28	
		4 (12)	(OUT 29)	OUT 29	
		5 (13)	(OUT 30)	OUT 30	
		6 (14)	(OUT 31)	OUT 31	
		7 (15)	(OUT 32)	OUT 32	
出力ポート5	BOARD_ADR + 0x14	0	(OUT 33)	OUT 33	
		1	(OUT 34)	OUT 34	
		2	(OUT 35)	OUT 35	
		3	(OUT 36)	OUT 36	
		4	(OUT 37)	OUT 37	
		5	(OUT 38)	OUT 38	
		6	(OUT 39)	OUT 39	
		7	(OUT 40)	OUT 40	
出力ポート6	BOARD_ADR + 0x15	0 (8)	(OUT 41)	OUT 41	
		1 (9)	(OUT 42)	OUT 42	
		2 (10)	(OUT 43)	OUT 43	
		3 (11)	(OUT 44)	OUT 44	
		4 (12)	(OUT 45)	OUT 45	
		5 (13)	(OUT 46)	OUT 46	
		6 (14)	(OUT 47)	OUT 47	
		7 (15)	(OUT 48)	OUT 48	

(注1)出力ポート論理

‘1’:出力のトランジスタがON ‘0’:出力のトランジスタがOFF

(注2)出力されているデータ状態を、リードすることによって確認することができます。(ダミーのバツファを読む事が出来ます)

(ダミー: リードライト用の内部レジスタを読み込み出来ます. 出力ラッチは別のICで行います)

(次頁に続く)

区分	アドレス	読出し(IN)		書込み(OUT)	
		呼称	内容	呼称	内容
オプション ポート	+20	(DIGIFIL)	(デジタルフィルタ時間確認)	DIGIFIL	デジタルフィルタ時間設定
	+22	(DIFILSEL)	(デジタルフィルタ有効確認)	DIFILSEL	デジタルフィルタ有効選択
	+30	(LATENA)	(ラッチBit選択確認)	LATENA	ラッチBit選択
	+32	(LATEDGL)	(ラッチ入力信号エッジ選択確認)	LATEDGL	ラッチ入力信号エッジ選択LByte
	+34	(LATEDGH)	(ラッチ入力信号エッジ選択確認)	LATEDGH	ラッチ入力信号エッジ選択HByte
	+36	LATSTS	ラッチ信号ステータス	LATCLR	ラッチ信号クリア
	+40	(CHATT)	(トランスファー接点有効確認)	CHATT	トランスファー接点有効選択
	+42	SWDATA	トランスファー接点入力ステータス	—	不使用(予約)
	+50	(STROBE)	(連続データ読込み選択確認)	STROBE	連続データ読込み選択
	+52	STROBDT	連続データ読込みデータ(FIFO)	—	FIFOクリア
	+54	(STRB_TRG)	(連続データ読込み条件選択)	STRB_TRG	連続データ読込み条件選択
	+56	FIFO_CNT	FIFO使用数(最大128)	FIFO_CLR	FIFOクリア
	+60	(PULSSET)	(PWM出力設定確認)	PULSSET	PWM出力設定
	+62	(PWMBASE)	(パルス基準間隔確認)	PWMBASE	パルス基準間隔
	+64	(PWMWIDTH)	(パルス幅確認)	PWMWIDTH	パルス幅確認
	+66	PULSLESS	残り出力パルス数	PULSCNT	出力パルス数
	+68	(ENCSET)	(カウンタ入力設定確認)	ENCSET	カウンタ入力設定
	+6A	COUNTER	入力パルスカウント値	COUNTCL	カウンタクリア
	+6C	(COMPRATE)	(比較値確認)	COMPRATE	比較値設定
	+6E	(CMPSET)	(比較条件確認)	CMPSET	比較条件確認
	+70	(EVENTTM)	(イベントタイマー設定確認)	EVENTTM	イベントタイマー
	+72	(EVENTOUT)	(特殊出力選択確認)	EVENTOUT	特殊出力選択
	+74	—	不使用(予約)	—	不使用(予約)
	+78	CountDT	カウントデータ(FIFO)	—	カウントFIFOクリア
	+7A	cFIFO_CNT	カウントFIFO使用数(最大256)	cFIFO_CLR	カウントFIFOクリア
	+7C	—	不使用(予約)	—	不使用(予約)
	§	—	§	—	§
+7F	—	不使用(予約)	—	不使用(予約)	
割込み ポート	+80	(INTENA)	(割込Bit選択確認)	INTENA	割込Bit選択
	+82	(INTEDGL)	(割込入力信号エッジ選択確認)	INTEDGL	割込入力信号エッジ選択LByte
	+84	(INTEDGH)	(割込入力信号エッジ選択確認)	INTEDGH	割込入力信号エッジ選択HByte
	+86	(INTPCI)	(PCIバス割込許可設定確認)	INTPCI	PCIバス割込許可設定
	+88	INTSTS	割込信号ステータス	INTCLR	割込信号クリア
	+8A	(INTSRC)	(割込信号切り替え確認)	INTSRC	割込信号切り替え設定
	+8C	BDID	ボードID	—	不使用(予約)
	§	—	§	—	§
	+FF	—	不使用(予約)	—	不使用(予約)

表3. 2-1 ボードアドレス

上記(××)は設定した値がそのまま読込みできます。

入力特殊機能

ポート	信号	機能
入力ポート1	IN 01~08	割り込み
入力ポート2	IN 09~16	
入力ポート3	IN 17~24	ラッチ
入力ポート4	IN 25~32	
入力ポート5	IN 33~40	SW チャタリング(オプション)
入力ポート6	IN 41~48	
入力ポート7	IN 49~56	Strobe(オプション)
入力ポート8	IN 57~64	
入力ポート9	IN 65~72	
入力ポート10	IN 73~80	
入力ポート11	IN 81~88	
入力ポート12	IN 89~96	

表3. 2-2 入力ポートと機能

3. 2. 2 オプションポート

割り込みポートの説明では、ビット毎に各種の機能が割り振られていますが、この表記については次の通りです。

- ◆英数字の意味……英数字は設定及び読みビットの呼称です。
- ◆数値‘0/1’……読みビットでは、個々の状態(1/0)が読み込まれます。
設定ビットではこの値を書込み、読み時にはこの値が読み込まれます。
- ◆英字‘x’……設定ビットでは‘0’を書込み、読み時にはこのビットを無視します。

(1) デジタルフィルタ時間設定

入力信号のチャタリングを無効にする為のフィルタ時間を設定します。

フィルタ設定は事項の「デジタルフィルタ有効選択」で8ビット単位で選択可能です。

(BAR2+20H:DIGIFIL)(Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	FT7	FT6	FT5	FT4	FT3	FT2	FT1	FT0

bit	記号	機能	備考
0~7	FT	入力のデジタルフィルタの定数設定 5μSec × 設定	00 = フィルタ無効 01 = 5μSec FF = 約1.2mSec

設定時間以上同じ入力レベル続いた場合にPCへの読みレベルが変化します。

(チャタリング又はノイズ状の変化続く場合 出力は変化しません)

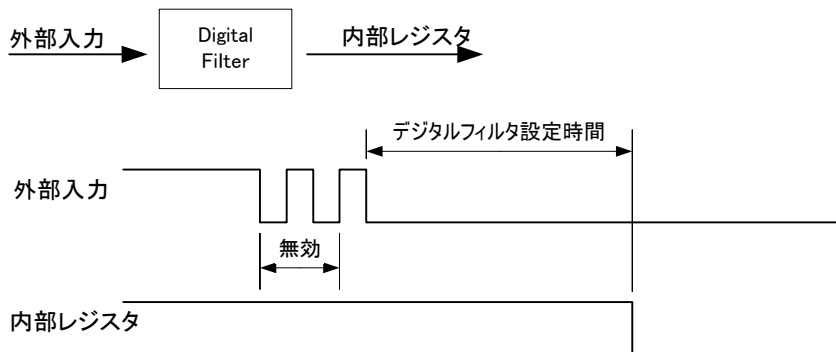


図3. 2-1 デジタルフィルタタイミング図

(2) デジタルフィルタ有効選択

ポート(8ビット単位)で入力信号にデジタルフィルタの有効/無効を選択設定します。

(BAR2+22H:DIFLSEL) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	FP12	FP11	FP10	FP9	FP8	FP7	FP6	FP5	FP4	FP3	FP2	FP1

bit	記号	機能	備考
0~11	FP	入力のポート(8ビット)単位でデジタルフィルタのON/OFFを設定	0 : 無効 1 : フィルタ有効

(入力96点を 8ビット単位でポートし, Port1~12として設定します。)

(3) ラッチ Bit 選択

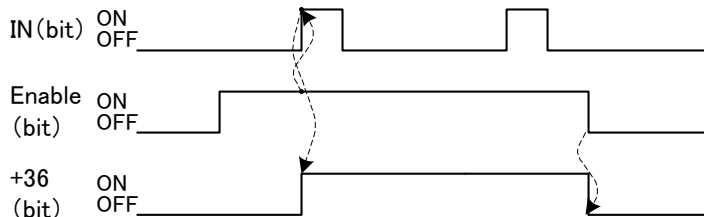
入力信号を確実に認識する為に保持する機能です。ビット単位で有効無効を設定します。(IN 17~32)

(BAR2+30H:LATENA) (Write) 初期値 : 0000H

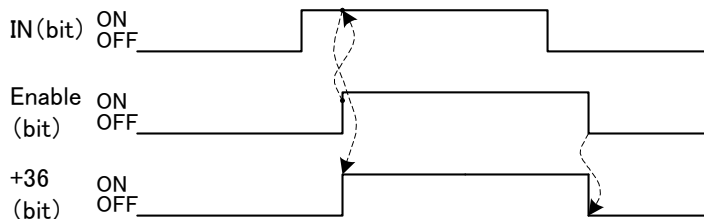
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN
32	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17

bit	記号	機能	備考
0~15	IN17~32	各ビットに対応した入力信号をラッチ(保持)します 0を書き込むことでラッチはクリアされます。	0: 保持なし 1: 有効

● 有効設定後 入力の変化をラッチ



● レベル設定時 に有効と同時に変化



● エッジ設定時 のラッチ状態

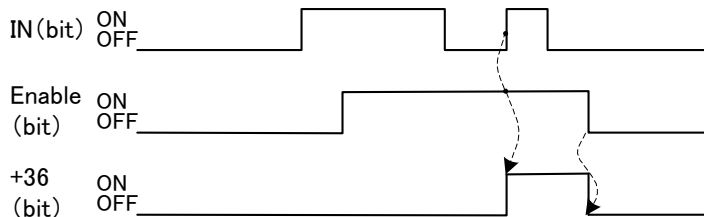


図3. 2-2 ラッチ動作タイミング図

(4) ラッチ入力信号エッジ選択 LByte

ラッチする為の条件を選択します。レベル、エッジの選択します。(IN 17~24)

(BAR2+32H:LATEDGL) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IN 24		IN 23		IN 22		IN 21		IN 20		IN 19		IN 18		IN 17	
E1	E0	E1	E0	E1	E0	E1	E0	E1	E0	E1	E0	E1	E0	E1	E0

bit	記号	機能	備考
0~15	E0~1	エッジ/レベル選択 00 : ↑(立上り)エッジ 01 : ↓(立下り)エッジ 02 : L レベル 03 : H レベル	内部レジスタ状態を示します。(イニシャルでは入力信号レベルと逆になります)

(5) ラッチ入力信号エッジ選択 HByte

ラッチする為の条件を選択します。レベル、エッジの選択します。(IN 25~32)

(BAR2+34H:LATEDGH) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IN 32		IN 31		IN 30		IN 29		IN 28		IN 27		IN 26		IN 25	
E1	E0	E1	E0	E1	E0	E1	E0	E1	E0	E1	E0	E1	E0	E1	E0

bit	記号	機能	備考
0~15	E0~1	エッジ/レベル選択 00 : ↑(立上り)エッジ 01 : ↓(立下り)エッジ 02 : L レベル 03 : H レベル	内部レジスタ状態を示します。(イニシャルでは入力信号レベルと逆になります)

(6) ラッチ信号ステータス/クリア (Read:ステータス Write:クリア)

ラッチ後の結果読みます。又書き込む事でビット単位でクリアする事が出来ます。(IN 17~32)

(BAR2+36H:LATENA) (Read/Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IN 32	IN 31	IN 30	IN 29	IN 28	IN 27	IN 26	IN 25	IN 24	IN 23	IN 22	IN 21	IN 20	IN 19	IN 18	IN 17

bit	記号	機能	備考
0~15	IN17~32	入力信号をラッチ(保持)後のステータスを読み込みできます。 ビット単位で1を書き込むことでラッチはクリアされます。	0: なし 1: ラッチ(クリア)

そのままの入力の信号は BAR2+02Hで読み取れます。

(7) トランスファー接点有効選択

機械式の SWITCH 認識用で、デジタルフィルタと異なり N.O./N.C.ピン 2 本を使用することで遅延なしの認識が可能です。(IN 33~48)

(BAR2+40H:CHATT) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	CT7	CT6	CT5	CT4	CT3	CT2	CT1	CT0

bit	記号	機能	備考
0~7	CT	トランスファー接点機能の有効/無効を設定 N.O. :IN 33~40 N.C. :IN 41~48 (ペア 33/41 34/42 35/43 36/44 37/45 38/46 39/47 40/48)	0:無効(出力「0」固定) 1:有効

SWITCHのチャタリングは接続時に起こります、また、スイッチのストロークに依存したチャタリング時間となります。SWの特性を生かし、N.O.(ノーマルオープン)端子とN.C.(ノーマルクローズ)端子を利用してチャタリングを除去します。

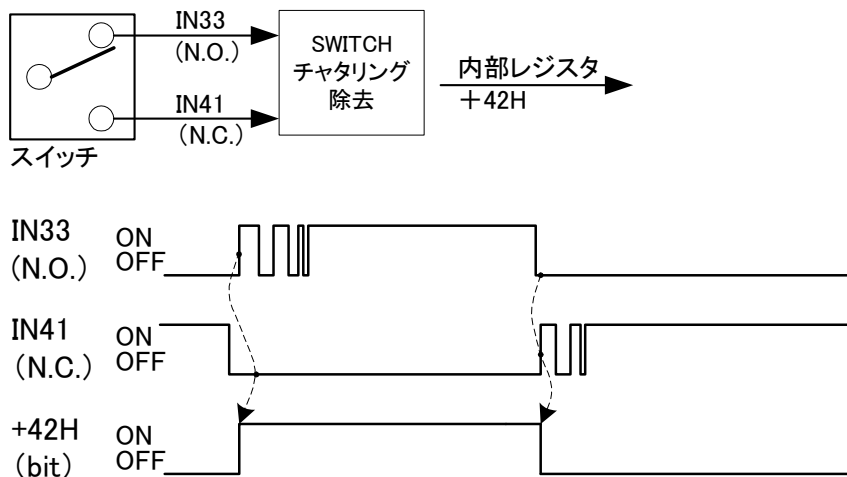


図3. 2-3 完全チャタリング防止タイミング図

(8) トランスファー接点入力ステータス

SWITCH 認識用で、「トランスファー接点選択」で 有効にしたデータ結果を読み込みます。

(BAR2+42H:SWDATA) (Read)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	SC7	SC6	SC5	SC4	SC3	SC2	SC1	SC0

bit	記号	機能	備考
0~7	SC	入力の結果を読み込み出来ます	1: SWITCH -ON

(9) 連続データ読み込み選択

IN01 に同期してラッチします。(エッジは+54 で設定).(IN 49~64)

(BAR2+50H:STROBE) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN
64	63	62	61	60	59	58	57	56	55	54	53	52	51	50	49

bit	記号	機能	備考
0~15	IN49~64	IN01の立下りエッジに同期した状態を保持します	1:有効

データラッチなどタイミングラッチ機能として使用出来ます。

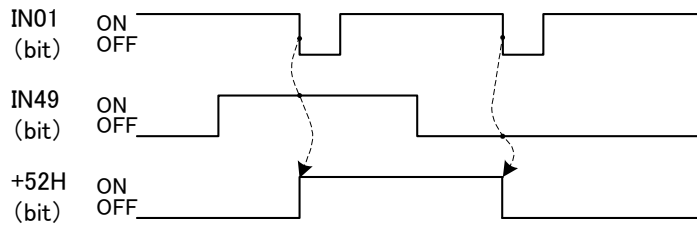


図3. 2-4連続データ読み込みタイミング図

(10) 連続データ読み込みデータ

IN01 に同期してラッチされたデータ.(IN 49~64)

(BAR2+52H:STROBDT) (Read)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SD	SD	SD	SD	SD	SD	SD	SD	SD	SD	SD	SD	SD	SD	SD	SD
64	63	62	61	60	59	58	57	56	55	54	53	52	51	50	49

bit	記号	機能	備考
0~15	SD49~64	IN01の立下りエッジに同期した状態を保持します	

(11) 連続データ読み込み条件選択

IN01 に同期してラッチします。(↓立下がりエッジ固定).(IN 49~64)

(BAR2+54H:STRB_TRG) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	EDG	0	0	0	0	0	0	0	TRG

bit	記号	機能	備考
0	TRG	データラッチのタイミング信号を選択します. 0 : IN01(外部入力) 1 : イベントタイマー	
8	EDG	エッジ選択 0 : ↑(立上り)エッジ 1 : ↓(立下り)エッジ	内部レジスタ状態を示します。(イニシャルでは入力信号レベルと逆になります)

(12) 連続データ書き込み数/FIFO メモリクリア

連続データ読み込み機能にてラッチされた FIFO の書き込み数を読み込みます。

(BAR2+56H:FIFO_CNT/FIFO_CLR) (Read/Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	FF8	FF7	FF6	FF5	FF4	FF3	FF2	FF1	FF0

bit	記号	機能	備考
0~8	FF	FIFOに書き込まれているデータ数を示します。	最大256

(13) PWM出力設定

パルス出力のパルス形状を設定します。

(BAR2+60H:PULSSET) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	Dir	NP	0	P1	P0

bit	記号	機能	備考
0~1	P	出力パルスの種類を設定します 00: CW/CCW 01: A/B 10: Puls/Dir 11: Puls!/Dir	CW = OUT 02 CCW = OUT 03
3	NP	出力の論理を設定します	0: 負論理
4	Dir	出力の方向(プラス/マイナス)を設定します。	

出力は +72H 「特殊出力選択」で汎用出力と切り替えて使用出来ます

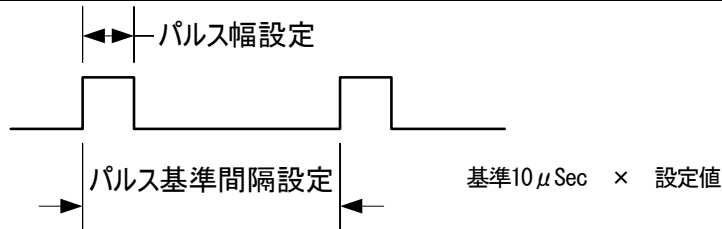
(14) パルス基準間隔設定

パルスの基準間隔(1/周波数)を設定します。(次項のパルス幅と組み合わせて使用します)

(BAR2+62H:PWMBASE) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PB	PB	PB	PB	PB	PB	PB	PB	PB	PB	PB	PB	PB	PB	PB	PB
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

bit	記号	機能	備考
0~15	PB	10 μ 単位で 最大655mSecまでを設定します。	50kHz~約1.5Hz



(15) パルス幅設定

パルス出力の幅を設定します。(前項のパルスの基準間隔と組み合わせて使用します)

(BAR2+64H:PWMWIDTH) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PW	PW	PW	PW	PW	PW	PW	PW	PW	PW	PW	PW	PW	PW	PW	PW
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

bit	記号	機能	備考
0~15	PW	10 μ 単位で 最大655mSecまでを設定します.	

(16) 出力パルス数設定, 残パルス数

パルス出力のパルス数を設定します。(読み込みで残パルス数を読み込み出来ます)

(BAR2+66H:PULSCNT/PULSESS) (Write/Read) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PC	PC	PC	PC	PC	PC	PC	PC	PC	PC	PC	PC	PC	PC	PC	PC
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

bit	記号	機能	備考
0~15	PC	出力パルス数を設定します。(1~65534) (読み込み時残パルス数)	0000:パルスストップ FFFF:連続パルス

(17) カウンタ入力設定

カウンタ入力のパルス形状を設定します。(IN02(A), IN03(B)をエンコーダ入力として使用可能)

(BAR2+68H:ENCSET) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	L1	L0	0	0	0	Stp	0	0	0	Dir	NP	E2	E1	E0

bit	記号	機能	備考
0~2	E	入力パルスの種類を設定します 000: IN 02のみカウント 001: A/B(1逓倍) 010: A/B(2逓倍) 011: A/B(4逓倍) 100: UP/DOWN 110: Puls/Dir 111: Puls!/Dir	A = IN 02 B = IN 03
3	NP	入力の論理を設定します	0: 負論理
4	Dir	入力の方向(プラス/マイナス)を設定します.	
8	Stp	カウンタストップ	1でカウントなし
12, 13	L	00 : IN_04立下りでFIFO書込み 01 : IN_04立ち上がりでFIFO書込み 10 : IN_04 Lowレベルでカウンタクリア 11 : IN_04 Highレベルでカウンタクリア	

(18) 入力パルスカウント値, カウンタクリア

カウンタ入力パルス数をカウントします。(書き込みでクリア)

(BAR2+6AH: COUNTER/COUNTCL) (Read /Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EC	EC	EC	EC	EC	EC	EC	EC	EC	EC	EC	EC	EC	EC	EC	EC
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

bit	記号	機能	備考
0~15	EC	エンコーダのカウント値を読み込みます。 (書き込みでクリア)	

(19) 比較値

コンパレータでエンコーダ入力値を比較し, 結果を OUT 04 に出力することが可能です。

(BAR2+6CH: COMPREATER) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CC	CC	CC	CC	CC	CC	CC	CC	CC	CC	CC	CC	CC	CC	CC	CC
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

bit	記号	機能	備考
0~15	CC	比較値を設定します。	

(20) 比較条件設定

比較する条件を設定します。(結果は OUT 04 に出力することが可能です。)

(BAR2+6EH: CMPSET) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PW	PW	PW	PW	PW	PW	PW	PW	0	0	0	0	0	CS	CS	CS
7	6	5	4	3	2	1	0	0	0	0	0	0	2	1	0

bit	記号	機能	備考
0~2	CS	比較条件を設定します。 000: 等ピッチコンパレータ極性なし 010: 等ピッチコンパレータ +方向 011: 等ピッチコンパレータ -方向 100: 比較値 = カウンター 101: 比較値 < カウンター 110: 比較値 > カウンター	
8~15	PW	出力パルス幅 100 μ Sec単位で25.5mSecまで	0設定は条件そのままです。 <>時は必ず「0」に設定ください。

比較結果は +72H 「特殊出力選択」で汎用出力「OUT_04」と切り替えて使用出来ます

(21) イベントタイマー

割込み又は OUT 01 の出力としてのをイベントタイマーの時間を設定します。

(BAR2+70H:EVENTTM) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
								ET	ET	ET	ET	ET	ET	ET	ET
								7	6	5	4	3	2	1	0

bit	記号	機能	備考
0~7	ET	イベントタイマーの周波数を設定 5 μ Sec \times 設定 (パルス幅は2.5 μ 固定)	00 = 無効 01 = 5 μ Sec FF = 約1.2mSec

(22) 特殊出力選択

OUT 01 をイベントタイマーの出力, パルスを OUT 02 を使用する設定項目です。

(BAR2+72H:EVENTOUT) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
												OUT	OUT	OUT	OUT
												04	03	02	01

bit	記号	機能	備考
0	OUT_01	OUT_01とタイマーの出力として使用	0 = 通常DO 1 = タイマー出力
1	OUT_02	OUT_02とパルス出力(CW)として使用	0 = 通常DO 1 = CW出力
2	OUT_03	OUT_03とパルス出力(CCW)として使用	0 = 通常DO 1 = CCW出力
3	OUT_04	OUT_04と比較出力(CMP)として使用	0 = 通常DO 1 = CMP出力

(23) カウントデータ(FIFO)

IN04 に同期してラッチされたエンコーダカウンタ値

(BAR2+78H:CountDT) (Read)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CD	CD	CD	CD	CD	CD	CD	CD	CD	CD	CD	CD	CD	CD	CD	CD
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

bit	記号	機能	備考
0~15	CD00~15	IN04の立下りエッジに同期した状態を保持します	

(24) カウント FIFO 書き込み数/FIFO メモリクリア

エンコーダ機能にてラッチされた FIFO の書き込み数を読み込みます。

(BAR2+7AH:cFIFO_CNT/cFIFO_CLR) (Read/Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	FF8	FF7	FF6	FF5	FF4	FF3	FF2	FF1	FF0

bit	記号	機能	備考
0~8	FF	FIFOに書き込まれているデータ数を示します。	最大256

3. 2. 3 割込みポート

割込みポートの説明では、ビット毎に各種の機能が割り振られていますが、この表記については次の通りです。

- ◆英数字の意味……英数字は設定及び読込ビットの呼称です。
- ◆数値‘0/1’……読込ビットでは、個々の状態(1/0)が読込まれます。
設定ビットではこの値を書込み、読込時にはこの値が読込まれます。
- ◆英字‘x’……設定ビットでは‘0’を書込み、読込時にはこのビットを無視します。

(1) 割込み Bit 選択

入力信号を割込みにて使用する為の機能です。ビット単位で有効無効を設定します。(IN 01~16)

(BAR2+80H:INTENA) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN	IN
16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1

bit	記号	機能	備考
0~15	IN01~16	各ビットに対応した入力信号を割込み信号に出来ます。 0を書き込むことでラッチはクリアされます。	1: 有効

(2) 割込み入力信号エッジ選択 LByte

割込みの条件を選択します。レベル、エッジの選択します。(IN 01~08)

(BAR2+82H:INTEDGL) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IN 8		IN 7		IN 6		IN 5		IN 4		IN 3		IN 2		IN 1	
E1	E0	E1	E0	E1	E0	E1	E0	E1	E0	E1	E0	E1	E0	E1	E0

bit	記号	機能	備考
0~15	E0~1	エッジ/レベル選択 00 : ↑(立上り)エッジ 01 : ↓(立下り)エッジ 10 : L レベル 11 : H レベル	内部レジスタ状態を示します。(イニシャルでは入力信号レベルと逆になります)

PCIのバスの割込み (BAR2+86H:INTPCI)を許可なしで ラッチと同じ機能になります。

注意) ラッチ機能以外の割込みで使用する場合 レベル設定では 割込みから抜けない等のトラブルがありますのでなるべくし
ようしないください

(3) 割り込み入力信号エッジ選択 HByte

割り込みの条件を選択します。レベル、エッジの選択します。(IN 09~16)

(BAR2+84H:INTEDGH) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IN 16		IN 15		IN 14		IN 13		IN 12		IN 11		IN 10		IN 9	
E1	E0	E1	E0	E1	E0	E1	E0	E1	E0	E1	E0	E1	E0	E1	E0

bit	記号	機能	備考
0~15	E0~1	エッジ/レベル選択 00 : ↑(立上り)エッジ 01 : ↓(立下り)エッジ 10 : L レベル 11 : H レベル	内部レジスタ状態を示します。(イニシャルでは入力信号レベルと逆になります)

PCIのバスの割り込み (BAR2+86H:INTPCI)を許可なしで ラッチと同じ機能になります。

(注意) ラッチ機能以外の割り込みで使用する場合 レベル設定では 割り込みから抜けない等のトラブルがありますのでなるべくしやうしないてください

(4) PCIバス割り込み信号許可

PCIバスに割り込み信号を出す許可設定です。

(BAR2+86H:INTPCI) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PCI

bit	記号	機能	備考
0	PCI	1を書き込みでPCIに割り込みを許可します。	

(5) 割り込み信号ステータス/クリア (Read:ステータス Write:クリア)

割り込み後の結果読めます。又書き込む事でビット単位でクリアする事が出来ます。(IN 01~16)

(BAR2+88H:INTSTS/INTCLR) (Read/Write)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IN 16	IN 15	IN 14	IN 13	IN 12	IN 11	IN 10	IN 9	IN 8	IN 7	IN 6	IN 5	IN 4	IN 3	IN 2	IN 1

bit	記号	機能	備考
0~15	IN01~16	割り込み信号のステータスを読み取れます。 ビット単位で1を書き込むことでラッチはクリアされます。	0: なし 1: 割り込み(クリア)

(6) 割込み信号切り替え

イベントタイマーを割込みとして使用する為の設定です..

(BAR2+8AH:INTSRC) (Write) 初期値 : 0000H

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SC7	SC6	SC5	SC4	SC3	SC2	SC1	SC0	EVT	CW	CCW	CMP	0	0	0	0

bit	記号	機能	備考
4	CMP	1でIN.05の代わりに比較結果を割込みにします.	
5	CCW	1でIN.06の代わりにパルス出力B相を割込みにします.	
6	CW	1でIN.07の代わりにパルス出力を割込みにします.	
7	EVT	1でIN.08の代わりにタイマーを割込みにします.	
8~15	SC0~7	+42のSWチャタリングの結果を割込みに出来ます	0設定で IN09~16

(7) ボードID

複数枚ボードを使用する為のボード認識用アドレスです。ボード上のロータリーSWの値を読み込む事が可能です(BDID)

(BAR2+8CH:BDID) (Read)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	BDID 3	BDID 2	BDID 1	BDID 0

bit	記号	機能	備考
0~3	BDID 0~3	基板上のロータリーSWの値を読み.	

(8) ボードコード

ボード識別の為の埋め込みコード

(BAR2+90H:)(Read)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	1	0	0	1	0	0	1	0	1	0	0	0	1	0	0

bit	記号	機能	備考
0~64	ID	44(D),49(I),4F(O),51,44,00,00	DIO5144

3. 2. 4 PCIコンフィギュレーションレジスタ

DIO5144ボードのPCIコンフィギュレーションレジスタの内容を次表に示します。

31		24		23		16		15		8		7		0		アドレス
デバイスID 2336h								ベンダID 14a9h								00h
デバイスステータス								デバイス制御								04h
クラスコード																08h
基本クラス (06h)				サブクラス (80h)				プログラム インターフェース				リビジョンID (02h)				08h
セルフテスト				ヘッダタイプ				マスタレイテンシタイム				キャッシュライン				0ch
ベース アド レス レ ジ ス タ	00000000h(予 約)															10h
	xxxxxxxh(ボード予約)															14h
	DIO5144ボードベースアドレス															18h
	00000000h(予 約)															1ch
	00000000h(予 約)															20h
	00000000h(予 約)															24h
カードバスCISポインタ																28h
サブシステムID 2336h								サブシステムベンダID 14a9h								2ch
予 約																30h ~ 3bh
予 約				予 約				予 約				IRQ No.				3ch
予 約																40h ~ fch

表3. 2-3 PCIコンフィギュレーションレジスタ

3. 3 入出力回路

3. 3. 1 汎用入力回路

本ボードの入力回路を示します。

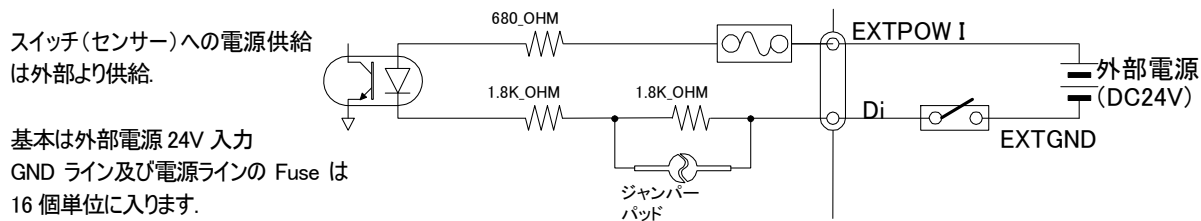


図3. 4-1 汎用入力回路

(12V 入力時は ジャンパパッドをショート(半田)する必要があります。)

電源は共通の為 12V 入力時は全てショートする必要があります。(出力とは別に出来ます)

3. 3. 2 汎用出力回路

本ボードの出力回路を示します。

出力回路は5V 出力はできません。
GND ライン及び電源ラインの Fuse は
16 個単位に入ります。

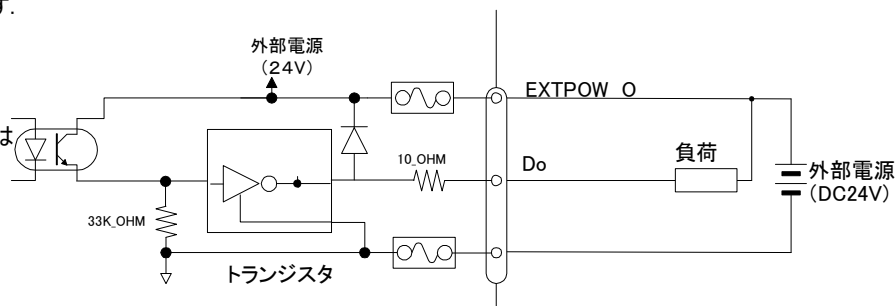


図3. 4-2 汎用出力回路

3. 4. D I O 5 1 4 4 ボード コネクタ信号

ボードのフロントパネルにはコネクタJ1とJ2が対角線状にあります。

J1は Di01~48(48bit)/Do01~24(24bit), J2には Di49~96(48bit)/Do25~48(24bit)の信号が割り振ります。

ピン番号	信号名	ピン番号	信号名
1	EXTPOW O	51	EXTPOW O
2	EXTPOW O	52	EXTPOW O
3	EXTPOW O	53	EXTPOW O
4	EXTPOW O	54	EXTPOW O
5	EXTPOW O	55	EXTPOW O
6	EXTPOW O	56	EXTPOW O
7	OUT 01	57	OUT 02
8	OUT 03	58	OUT 04
9	OUT 05	59	OUT 06
10	OUT 07	60	OUT 08
11	OUT 09	61	OUT 10
12	OUT 11	62	OUT 12
13	OUT 13	63	OUT 14
14	OUT 15	64	OUT 13
15	OUT 17	65	OUT 18
16	OUT 19	66	OUT 20
17	OUT 21	67	OUT 22
18	OUT 23	68	OUT 24
19	EXTGND	69	EXTGND
20	EXTGND	70	EXTGND
21	EXTGND	71	EXTGND
22	EXTGND	72	EXTGND
23	EXTGND	73	EXTGND
24	EXTGND	74	EXTGND
25	IN 01	75	IN 02
26	IN 03	76	IN 04
27	IN 05	77	IN 06
28	IN 07	78	IN 08
29	IN 09	79	IN 10
30	IN 11	80	IN 12
31	IN 13	81	IN 14
32	IN 15	82	IN 16
33	IN 17	83	IN 18
34	IN 19	84	IN 20
35	IN 21	85	IN 22
36	IN 23	86	IN 24
37	IN 25	87	IN 26
38	IN 27	88	IN 28
39	IN 29	89	IN 30
40	IN 31	90	IN 32
41	IN 33	91	IN 34
42	IN 35	92	IN 36
43	IN 37	93	IN 38
44	IN 39	94	IN 40
45	IN 41	95	IN 42
46	IN 43	96	IN 44
47	IN 45	97	IN 46
48	IN 47	98	IN 48
49	EXTPOW I	99	EXTPOW I
50	EXTPOW I	100	EXTPOW I

表 3. 5-1 DI05144
J1コネクタピン配列
(Di01~48/Do01~24)

■コネクタ型式

ボード側 HDRA-E100W
1LFD1EC-SL
(本多通信)

ケーブル側 HDRA-E100MA1
(コネクタ)

HDRA-E100LPWC
(ケース)

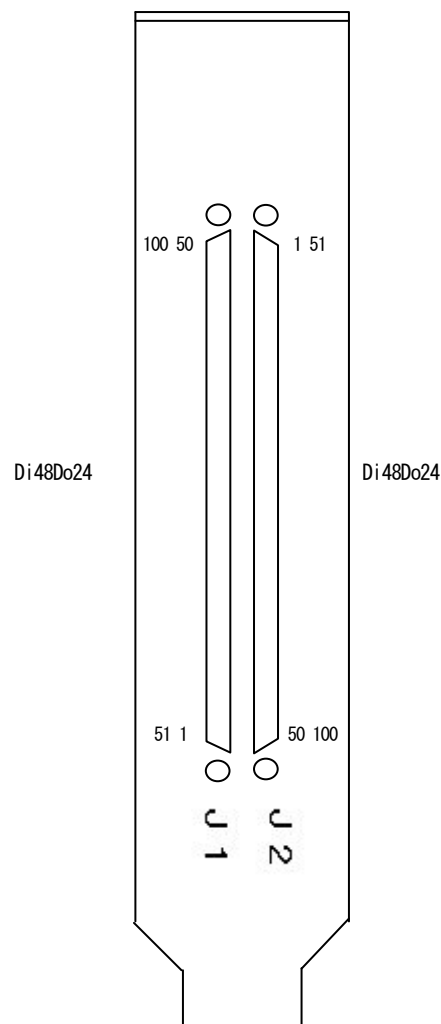


図 3. 5-1 フロントパネル

表 3. 5-1 HPCI-DI05144 J1コネクタ

ピン番号	信号名	ピン番号	信号名
1	EXTPOW O	51	EXTPOW O
2	EXTPOW O	52	EXTPOW O
3	EXTPOW O	53	EXTPOW O
4	EXTPOW O	54	EXTPOW O
5	EXTPOW O	55	EXTPOW O
6	EXTPOW O	56	EXTPOW O
7	OUT 25	57	OUT 26
8	OUT 27	58	OUT 28
9	OUT 29	59	OUT 30
10	OUT 31	60	OUT 32
11	OUT 33	61	OUT 34
12	OUT 35	62	OUT 36
13	OUT 37	63	OUT 38
14	OUT 39	64	OUT 40
15	OUT 41	65	OUT 42
16	OUT 43	66	OUT 44
17	OUT 45	67	OUT 46
18	OUT 47	68	OUT 48
19	EXTGND	69	EXTGND
20	EXTGND	70	EXTGND
21	EXTGND	71	EXTGND
22	EXTGND	72	EXTGND
23	EXTGND	73	EXTGND
24	EXTGND	74	EXTGND
25	IN 49	75	IN 50
26	IN 51	76	IN 52
27	IN 53	77	IN 54
28	IN 55	78	IN 56
29	IN 57	79	IN 58
30	IN 59	80	IN 60
31	IN 61	81	IN 62
32	IN 63	82	IN 64
33	IN 65	83	IN 66
34	IN 67	84	IN 68
35	IN 69	85	IN 70
36	IN 71	86	IN 72
37	IN 73	87	IN 74
38	IN 75	88	IN 76
39	IN 77	89	IN 78
40	IN 79	90	IN 80
41	IN 81	91	IN 82
42	IN 83	92	IN 84
43	IN 85	93	IN 86
44	IN 87	94	IN 88
45	IN 89	95	IN 90
46	IN 91	96	IN 92
47	IN 93	97	IN 94
48	IN 95	98	IN 96
49	EXTPOW I	99	EXTPOW I
50	EXTPOW I	100	EXTPOW I

表3. 5-2 DI05144
J2コネクタピン配列
(Di49~96/Do25~48)

表3. 5-2 HPCI-DI05144 J2コネクタ

3. 5. ボード仕様

入力	点数	96 点	
	電圧範囲	12~24V	12V 時は抵抗を乗換える必要あり.
	駆動電流	約 5mA (24V 入力時)	
	コモン	96 点 (Fuse 16 点単位)	
	デジタルフィルタ	5 μ Sec 基準で 2.5mSec	
	応答速度	45 μ Sec	抵抗乗換えで 20 μ Sec
	割込み	16 ビット	IN 01~15 を割込みとして使用可能
	Strobe	IN 01 を基準に最大 16 ビットをラッチ	
	ラッチ機能	最大 16 ビットをラッチ	
トランスファア接点	最大 8 ビット (2 入力を使用し 1 入力と判断)	入力レジスタは 8 ビット	
出力	点数	48 点	
	電圧範囲	12~24V (MAX 26V)	外部電源入力
	動作電流	MAX 100mA	
	コモン	48 点 (Fuse 16 点単位)	
	応答速度	150 μ Sec	
	イベントタイマー	OUT_01 ビットをタイマーとして使用可能	Event timer
出力ステータス	出力の状態をポートとして読み込み可能	Output Status Read-back	
動作環境仕様	PCIバス電源	+5V (Max 600mA) +3.3V (Max 1100mA)	
	温度(動作時)	0°C~50°C	
	温度(保存時)	-20°C~85°C	
	湿度(動作時)	20%~90% (但し結露せぬ事)	
	湿度(保存時)	20%~90% (但し結露せぬ事)	
外形寸法	174.63mm(L) × 106.68mm(W) (ショートサイズ)		
使用コネクタ	HDRA-E100W1LFDT1EC-SL+ (本多通信工業製)		

(注) ケーブル側適用コネクタ : プラグ HDRA-E100MA1 (本多通信工業製):2 個使用

シールド HDRA-E100LPWC (本多通信工業製):2 個使用

表 3. 3-1 HPCI-DIO5144 ボード

4. アクセサリーガイド(別売りオプション)

4. 1. 接続ケーブル

「HCL-051 シリーズケーブル」はHPCI-DI05144 を使用する場合、接続される関連機器へ分配接続するのに便利なケーブルです。

用途に応じて、3タイプの中からお選びいただけます。(標準ケーブル長は全て2mになります)

(1) HCL-051

HCL-051 は、1~50, 51~100 がそれぞれラミネート加工されているため、端子台へ配線したり、コネクタに圧接したりと、お客様にて自由な加工が可能です。

(ピン配列については別途記載してありますのでご参照ください。)

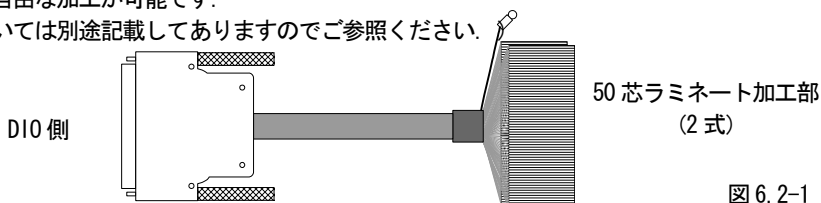


図 6. 2-1 HCL-051 ケーブル

(2) HCL-051W

HCL-051W は、弊社製中継コネクタボード「ACB-HU1004, ACB-DX100」との接続にご利用ください。

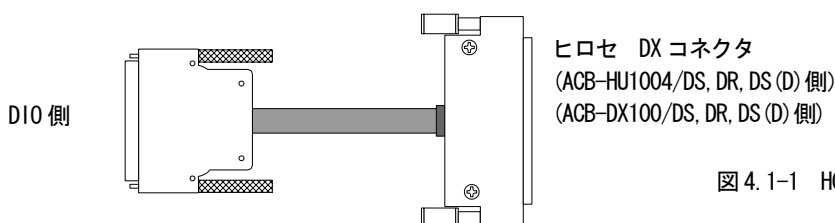


図 4. 1-1 HCL-051W ケーブル

(3) HCL-051Y

HCL-051Y は、1~50, 51~100 がそれぞれ MIL タイプのコネクタに圧接されている為、ユニバーサル基板などへの変換が容易です。

(ピン配列については別途記載してありますのでご参照ください。)

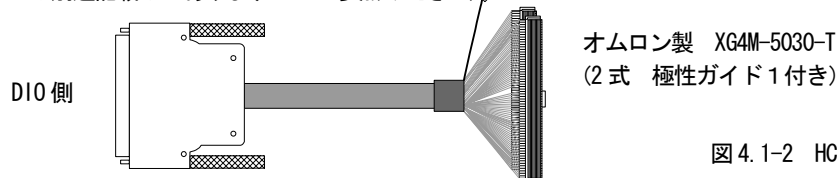


図 4. 1-2 HCL-051Y ケーブル

(4) HCL-051 ピン配列

DX100	マーキング色			ペア	DX100	マーキング色			ペア
1	橙	赤	.)ペア	51	橙	赤	-)ペア
2		黒	.		52		黒	-	
3	灰	赤	.)ペア	53	灰	赤	-)ペア
4		黒	.		54		黒	-	
5	白	赤	.)ペア	55	白	赤	-)ペア
6		黒	.		56		黒	-	
7	黄	赤	.)ペア	57	黄	赤	-)ペア
8		黒	.		58		黒	-	
9	桃	赤	.)ペア	59	桃	赤	-)ペア
10		黒	.		60		黒	-	
11	橙	赤	..)ペア	61	橙	赤	---)ペア
12		黒	..		62		黒	---	
13	灰	赤	..)ペア	63	灰	赤	---)ペア
14		黒	..		64		黒	---	
15	白	赤	..)ペア	65	白	赤	---)ペア
16		黒	..		66		黒	---	
17	黄	赤	..)ペア	67	黄	赤	---)ペア
18		黒	..		68		黒	---	
19	桃	赤	..)ペア	69	桃	赤	---)ペア
20		黒	..		70		黒	---	
21	橙	赤	...)ペア	71	橙	赤	----)ペア
22		黒	...		72		黒	----	
23	灰	赤	...)ペア	73	灰	赤	----)ペア
24		黒	...		74		黒	----	
25	白	赤	...)ペア	75	白	赤	----)ペア
26		黒	...		76		黒	----	
27	黄	赤	...)ペア	77	黄	赤	----)ペア
28		黒	...		78		黒	----	
29	桃	赤	...)ペア	79	桃	赤	----)ペア
30		黒	...		80		黒	----	
31	橙	赤)ペア	81	橙	赤	-----)ペア
32		黒		82		黒	-----	
33	灰	赤)ペア	83	灰	赤	-----)ペア
34		黒		84		黒	-----	
35	白	赤)ペア	85	白	赤	-----)ペア
36		黒		86		黒	-----	
37	黄	赤)ペア	87	黄	赤	-----)ペア
38		黒		88		黒	-----	
39	桃	赤)ペア	89	桃	赤	-----)ペア
40		黒		90		黒	-----	
41	橙	赤)ペア	91	橙	赤	-----)ペア
42		黒		92		黒	-----	
43	灰	赤)ペア	93	灰	赤	-----)ペア
44		黒		94		黒	-----	
45	白	赤)ペア	95	白	赤	-----)ペア
46		黒		96		黒	-----	
47	黄	赤)ペア	97	黄	赤	-----)ペア
48		黒		98		黒	-----	
49	桃	赤)ペア	99	桃	赤	-----)ペア
50		黒		100		黒	-----	

表 4.1-1 HCL-051 ケーブル・ピン配列

(5) HCL-051Y ピン配列

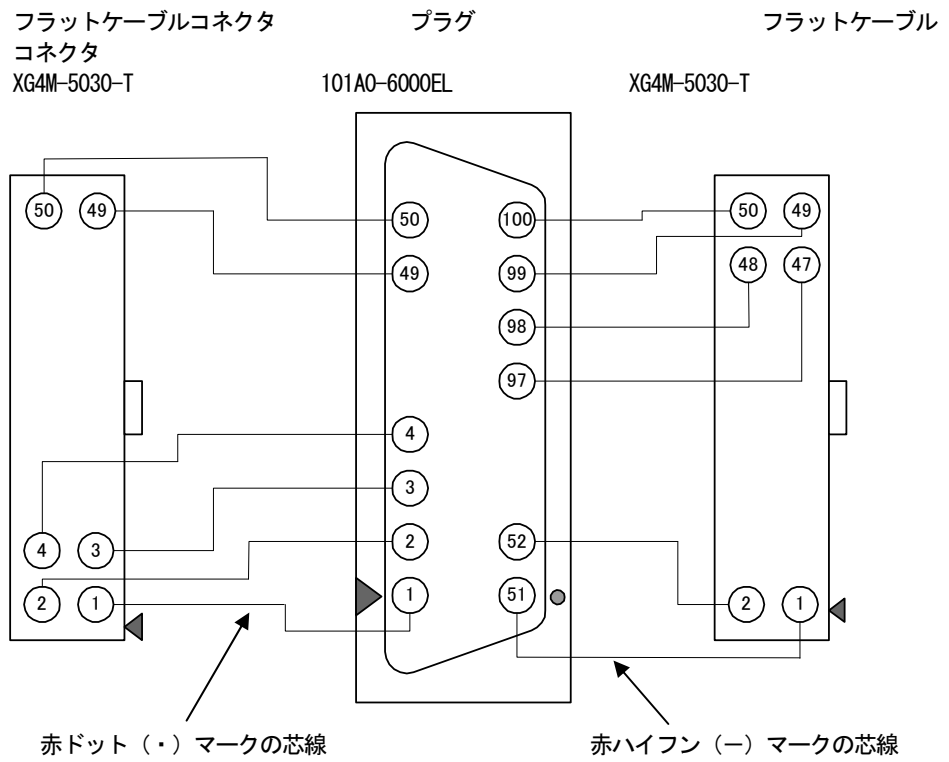


図 4. 1-3 HCL-051Y ケーブル・ピン配列